

PRODUCTION OF SILICON CARBIDE SEMICONDUCTOR SUBSTRATE

Patent number: JP2000001398
Publication date: 2000-01-07
Inventor: ASAI RYUICHI
Applicant: FUJI ELECTRIC CO LTD
Classification:
- international: C30B25/02; C30B29/36; H01L21/205; C30B25/02; C30B29/10; H01L21/02; (IPC1-7): C30B29/36; C30B25/02; H01L21/205
- european:
Application number: JP19980160338 19980609
Priority number(s): JP19980160338 19980609

Report a data error here

Abstract of JP2000001398

PROBLEM TO BE SOLVED: To improve the crystallinity of an epitaxial layer and to enhance the characteristics of a silicon carbide semiconductor device by growing the epitaxial layer on a silicon carbide substrate in an atmosphere contg. added gaseous hydrogen chloride. **SOLUTION:** The amt. of hydrogen chloride added is preferably 0.1-1.0% by volume. The substrate comprises 4H-SiC or 6H-SiC. The growth surface is a (001) Si face, a (000-1) carbon face or a face having an offset angle of several degrees from the Si or carbon face. When a mirror-polished 4H-SiC single crystal is used as a substrate and growth is carried out using a face polished at 8 deg. tilt angle from a (0001) Si face toward <1, 1, -2, 0> direction at 1,500 deg.C, etch pit density decreases in the case of 0.1-0.8% concn. of hydrogen chloride and decreases remarkably in the case of 0.2-0.6%. The concn. of hydrogen chloride is preferably 0.5-1% at 1,450 deg.C and 0.1-0.3% at 1,550 deg.C.

Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-1398

(P2000-1398A)

(43) 公開日 平成12年1月7日 (2000.1.7)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
C 3 0 B 29/36		C 3 0 B 29/36	A 4 G 0 5 1
25/02		25/02	4 G 0 7 7
H 0 1 L 21/205		H 0 1 L 21/205	5 F 0 4 5

審査請求 未請求 請求項の数 5 O L (全 4 頁)

(21) 出願番号 特願平10-160338

(22) 出願日 平成10年6月9日 (1998.6.9)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 浅井 隆一

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 100088339

弁理士 篠部 正治

Fターム(参考) 4G051 BB02 BB12 BC03

4G077 AA03 AB02 BE08 DB04 DB07

EA06 EC10 ED05 ED06 HA12

5F045 AB06 AC01 AC13 AD18 AF02

AF03 AF13 BB12 BB16 DA67

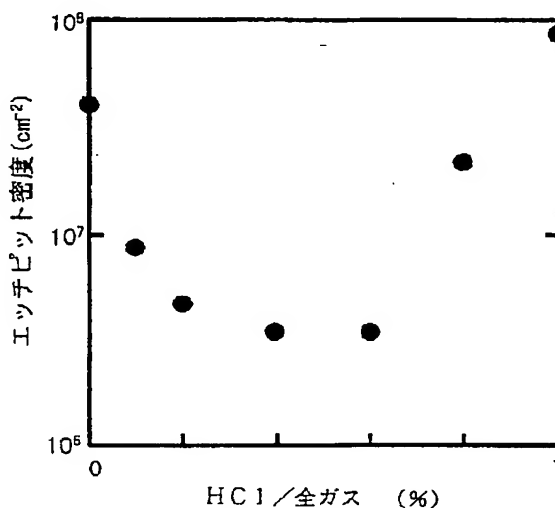
EE12

(54) 【発明の名称】 炭化けい素半導体基板の製造方法

(57) 【要約】

【課題】炭化けい素基板の製造方法において、エピタキシャル成長条件を吟味し、キャリア移動度等の素子特性を向上させる。

【解決手段】エピタキシャル成長時に、体積比で0.2～0.6%の塩酸ガスを加え、1450～1550℃で、エピタキシャル層を成長する。



【特許請求の範囲】

【請求項1】炭化けい素基板上に炭化けい素エピタキシャル層を成長させる炭化けい素半導体基板の製造方法において、塩化水素ガスを添加した雰囲気中でエピタキシャル層を成長することを特徴とする炭化けい素半導体基板の製造方法。

【請求項2】塩化水素の添加量を体積比で0.1～1%とすることを特徴とする請求項1記載の炭化けい素半導体基板の製造方法。

【請求項3】塩化水素の添加量を体積比で0.2～0.6%とすることを特徴とする請求項1記載の炭化けい素半導体基板の製造方法。

【請求項4】炭化けい素サブストレートが、4H-SiCまたは6H-SiCであることを特徴とする請求項1ないし3のいずれかに記載の炭化けい素半導体基板の製造方法。

【請求項5】炭化けい素サブストレートの表面が(0001)Si面、(000-1)炭素面またはそれらの面から数度のオフセット角を持つ面であることを特徴とする請求項4記載の炭化けい素半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子を形成する炭化けい素基板の製造方法に関する。

【0002】

【従来技術】高周波、大電力の制御を目的として、シリコン（以下Siと記す）を用いた電力用半導体素子（以下パワーデバイスと称する）では、各種の工夫により高性能化が進められている。しかし、パワーデバイスは高温や放射線等の存在下で使用されることもあり、そのような条件下ではSiのパワーデバイスは使用できないことがある。

【0003】また、Siのパワーデバイスより更に高性能のものを求める声に対して、新しい材料の適用が検討されている。本発明でとりあげる炭化けい素（以下SiCと記す）は広い禁制帯幅（4H-SiCで3.26eV、6H-SiCで3.02eV）をもつため、高温での電気伝導度の制御性や耐放射線性に優れ、またSiより約1桁高い絶縁破壊電圧をもつため、高耐圧素子への適用が可能である。さらに、SiCはSiの約2倍の電子飽和ドリフト速度をもつので、高周波大電力制御にも適する。

【0004】しかし、SiCの優れた物性をパワーデバイスに応用するためには、Siのプロセス技術並みに洗練された要素技術が必要となる。すなわち、SiC基板の表面を鏡面に仕上げた後、SiC薄膜をエピタキシャル成長させ、或いはドナーやアクセプターをドーピングしたり、金属膜や酸化膜を形成する等の工程条件の最適化が必要である。

【0005】エピタキシャル成長においては、意図した

キャリア密度をもち、かつ結晶性のよい薄膜を得ることが重要である。従来、SiCのエピタキシャル成長は、モノシラン、プロパンを反応ガスとして、約1500℃でおこなわれていた。従来、Siのエピタキシャル成長においては、原料ガスに塩素を含むシランガス（例えばSiCl₄）を用いることは知られていた。これに対し、SiC上のエピタキシャル成長においては、立方晶の3C-SiCを成膜する原料ガスとしてSiCl₄、H₂等を用いた報告【例えば、E.niemann et al. Inst. P hys. Conf. Ser. No.142, pp.165-168 参照】や、シリコンサブストレート上への3C-SiCのヘテロエピタキシャル成長のために塩素を含む炭化水素（例えばCH₃Cl）を用いる出願【特開平4-124815号】があるだけで、六方晶の4Hまたは6H-SiCの薄膜成長についてはそのような例もなく、塩化水素を添加することは知られていなかった。

【0006】また、六方晶の4Hまたは6H-SiCの薄膜成長に関して、薄膜成長前の基板の表面処理に塩化水素を用いた例がある【例えば、A.A.Burk,Jr., L.B.Rowland, J. Crystal Growth, vol.167, pp.586-595,(1996)参照】。この処理により成長層表面のモホロジーが制御できるとされている。また同様の基板処理により基板／成長層界面のアルミの意図しないドーピングを抑制できることが報告されている【A.A.Burk,Jr., L.B.Rowland, Appl.Phys.Lett, vol.68, pp.382-384 1996.】。

【0007】

【発明が解決しようとする課題】優れた特性のSiC半導体素子とするためには、SiC薄膜のエピタキシャル成長においても、一層良質のエピタキシャル層すなわち、意図したキャリア密度をもち、かつ結晶欠陥密度が低く結晶性のよい薄膜を得ることが課題である。

【0008】

【課題を解決するための手段】発明者はエピタキシャル成長時に塩化水素を添加する実験をおこなった結果、塩化水素添加が有効であることを見いだした。上記課題解決のため本発明は、炭化けい素基板上に炭化けい素エピタキシャル層を成長させる炭化けい素半導体基板の製造方法において、塩化水素を添加した雰囲気中でエピタキシャル層を成長するものとする。

【0009】そのようにすれば、基板表面の清浄化がおこなわれ、結晶欠陥であるエッチビット密度が減少し、例えば、キャリア移動度などエピタキシャル層の膜質が向上する。特に、塩化水素の添加量を体積比で0.1～0.8%、更に望ましくは0.2～0.6%とするのがよい。

【0010】0.2～0.6%の濃度範囲においては、一層効果が顕著になる。炭化けい素サブストレートが、4H-SiCまたは6H-SiCであるものとする。4H-SiCまたは6H-SiCは、広い禁制帯幅を有する高温用半導体素子等に適する結晶であり、実施例に示

したように塩化水素ガスの添加により、結晶性の改善が見られた。

【0011】炭化けい素サブストレートの表面は(0001) Si面、(000-1)炭素面またはそれらの面から数度のオフセット角を持つ面であるものとする。そのような結晶面は、平滑な面が得られ、エピタキシャル成長に適する面である。

【0012】

【発明の実施の形態】以下本発明のためにおこなった実験および実施例について説明する。

【実験1】エピタキシャル成長前のサブストレート(以下基板と呼ぶ)としては鏡面研磨された4H-SiC単結晶を用い、(0001) Si面から〈1、1、-2、0〉方向に8度傾けて研磨した面を使用した。

【0013】まず、基板をダイサーにより5mm角のチップに切り分け、有機溶剤と酸による洗浄をした後、エッチングするSi面を上にして、基板をSiCで被覆した黒鉛のサセプタに載せる。基板を載せたサセプタを石英反応管内に挿入し、1Pa以下の真空にひく。次に気相エッチングをおこなう。気相エッチングは、水素と塩化水素をそれぞれ毎分1L、10mLの流量で混ぜた混合ガスを流しながら1350℃で5分間加熱した。サセプタの加熱法は高周波誘導加熱である。

【0014】続いてSiC薄膜をエピタキシャル成長する。水素(H₂)、モノシラン(SiH₄)、プロパン(C₃H₈)、塩化水素(HCl)をそれぞれ毎分3L、0.3mL、0.25mL、3~30mLの流量比率で混合したものを反応管内に導入した。この状態で1500℃で2時間加熱した。すると基板上に4H型のSiC薄膜がエピタキシャル成長する。薄膜のキャリア密度は $5 \times 10^{13} \text{ cm}^{-2}$ であった。

【0015】成長した膜の転位密度を評価するために、水酸化カリウム(KOH)によるエッチングをおこなった。このエッチングは、ニッケル(Ni)坩堝内で400℃に加熱した水酸化カリウムに試料を30秒間浸漬する方法を用いた。欠陥密度の計数はSEM観察によった。図1は、エピタキシャル成長時の塩化水素濃度 $[HCl/(H_2 + SiH_4 + C_3H_8 + HCl)]$ とSiC薄膜中のエッチビット密度との関係を示す特性図である。この図から塩化水素濃度が0.1から0.8%でエッチビット密度が減少し、特に0.2から0.6%のとき、顕著に減少し塩化水素を添加しない場合より約一桁低減できることがわかる。

【0016】エッチビットは、エピタキシャル層中の線

状欠陥である転位の位置にできるのであり、結晶性の良否を反映するとともに、電気的にはキャリアのトラップになるとされている。図2は、発明者らが実験したエッチビット密度とキャリアの移動度との関係を示す特性図である。エッチビット密度が多いほど、移動度が急速に低下している。これから、エッチビット密度を一桁減らせば、移動度をほぼ2倍にできることがわかる。なお、移動度の評価法としては、van der Pauw法を用いた。すなわち、試料のエピタキシャル層上の四隅に、金属マスクを使ったスパッタ法によりニッケル(Ni)電極を形成する。電極の直径は200μm、厚さは400nmである。この後、整流性を除きオーミックな接触とするためアルゴン(Ar)雰囲気中で1050℃、5分間のアニールをおこなった。

【0017】従って、図1、2から、成長するエピタキシャル層の結晶性は、塩化水素濃度が0.1~0.8%、更に望ましくは0.2~0.6%含まれるとき改善されるので、そのような条件でエピタキシャル成長をおこなうのが良いと結論づけられる。これは、エピタキシャル成長時に、表面の清浄化およびエッチングが十分に行われるためと考えられる。また、シリコン半導体において見られる金属不純物のゲッタリング作用もあるかもしれない。

【0018】上記実施例では1500℃のエッチング条件における結果のみを記したが、1450から1550℃の範囲において同様の実験をおこない、1450℃では塩化水素濃度を0.5~1%、1550℃では濃度を0.1~0.3%とするとよいことがわかった。また成長面についても4H-SiCの(0001) Si面だけでなく、4H-SiCの(000-1) C面や6H-SiCのSi、C面、またはそれらの面から微小角度で傾斜した面にも適用できる。

【0019】

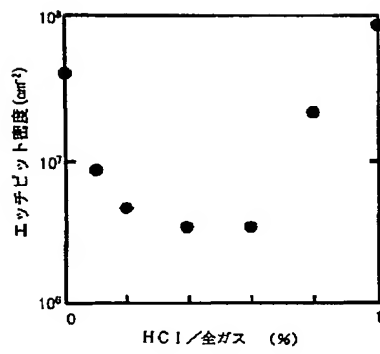
【発明の効果】以上説明したように本発明によれば、SiC半導体基板のエピタキシャル成長時に、体積比で0.1~1.0%の塩化水素を添加し、1450~1550℃で成長することによって、成長するエピタキシャル層の結晶性を改善し、SiC半導体素子の特性を向上させることができる。

【図面の簡単な説明】

【図1】エピタキシャル成長時HCl濃度とエッチビット密度の関係を示す特性図

【図2】エッチビット密度と移動度との関係を示す特性図

【図1】



【図2】

